

(19) 世界知的所有権機関
国際事務局



(43) 国際公開日
2005 年 3 月 3 日 (03.03.2005)

PCT

(10) 国際公開番号
WO 2005/020367 A1

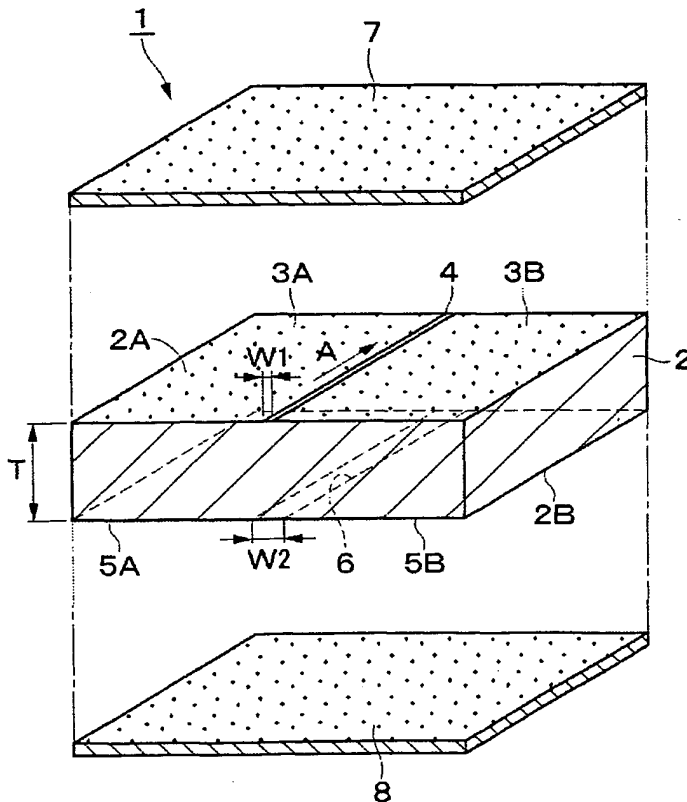
- (51) 国際特許分類: H01P 3/02
- (21) 国際出願番号: PCT/JP2004/010829
- (22) 国際出願日: 2004 年 7 月 29 日 (29.07.2004)
- (25) 国際出願の言語: 日本語
- (26) 国際公開の言語: 日本語
- (30) 優先権データ:
特願2003-299008 2003 年 8 月 22 日 (22.08.2003) JP
- (71) 出願人 (米国を除く全ての指定国について): 株式会社村田製作所 (MURATA MANUFACTURING CO., LTD.) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 Kyoto (JP).
- (72) 発明者: および
- (75) 発明者/出願人 (米国についてのみ): 向山 和孝

(MUKAIYAMA, Kazutaka) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 三上 重幸 (MIKAMI, Shigeyuki) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 松崎 宏泰 (MATSUZAKI, Hiroyasu) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 滝澤 晃一 (TAKIZAWA, Koichi) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 坂本 孝一 (SAKAMOTO, Koichi) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP). 石川 容平 (ISHIKAWA, Yohei) [JP/JP]; 〒6178555 京都府長岡京市東神足 1 丁目 10 番 1 号 株式会社村田製作所内 Kyoto (JP).

[続葉有]

(54) Title: PLANAR DIELECTRIC LINE, HIGH-FREQUENCY ACTIVE CIRCUIT, AND TRANSMITTING/RECEIVING DEVICE

(54) 発明の名称: 平面誘電体線路、高周波能動回路および送受信装置



(57) Abstract: A planar dielectric line is disclosed which enables to reduce interconnection loss with electronic components by concentrating the electromagnetic field energy of a high-frequency signal on one side of a dielectric substrate. A first slot (4) is formed on a front surface (2A) of a dielectric substrate (2) so that the first slot (4) lies between first and second electrodes (3A, 3B), while a second slot (6) is formed on a back surface (2B) of the substrate so that the second slot (6) lies between third and fourth electrodes (5A, 5B) in a position corresponding to the first slot (4). The width of the first slot (4) is narrower than that of the second slot (6). By having such a structure, the electromagnetic field energy of a high-frequency signal can be concentrated on the first slot (4).

(57) 要約: 誘電体基板の片面側に高周波信号の電磁界エネルギーを集中させ、電子部品等との接続損失を低減させる。誘電体基板 2 の表面 2A には第 1、第 2 の電極 3A、3B 間に挟設された第 1 のスロット 4 を設けると共に、裏面 2B には第 1 のスロット 4 と対向した位置で第 3、第 4 の電極 5A、5B 間に挟設された第 2 のスロット 6 を設ける。そして、第 1 のスロット 4 の幅寸法は第 2 のスロット 6 の幅寸法よりも狭くする。これにより、第 1 のスロット 4 に高周波信号の電磁界エネルギーを集中させることができる。

WO 2005/020367 A1



(74) 代理人: 広瀬 和彦 (HIROSE, Kazuhiko); 〒1600023 東京都新宿区西新宿 3 丁目 1 番 2 号 H A P 西新宿ビル 4 階 Tokyo (JP).

(81) 指定国 (表示のない限り、全ての種類の国内保護が可能): AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BW, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NA, NI, NO, NZ, OM, PG, PH, PL, PT, RO, RU, SC, SD, SE, SG, SK, SL, SY, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VC, VN, YU, ZA, ZM, ZW.

(84) 指定国 (表示のない限り、全ての種類の広域保護が可能): ARIPO (BW, GH, GM, KE, LS, MW, MZ, NA, SD, SL, SZ, TZ, UG, ZM, ZW), ユーラシア (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), ヨーロッパ (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HU, IE, IT, LU, MC, NL, PL, PT, RO, SE, SI, SK, TR), OAPI (BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

添付公開書類:

— 国際調査報告書

2 文字コード及び他の略語については、定期発行される各 PCT ガゼットの巻頭に掲載されている「コードと略語のガイダンスノート」を参照。

明 細 書

平面誘電体線路、高周波能動回路および送受信装置

技術分野

[0001] 本発明は、例えばマイクロ波、ミリ波等の高周波信号を伝送する平面誘電体線路および該平面誘電体線路を用いて構成される高周波能動回路や送受信装置に関する。

背景技術

[0002] 一般に、従来技術による平面誘電体線路として、例えば誘電体基板の表面に互いに所定の間隔を隔てて対向した第1, 第2の電極を形成し、該第1, 第2の電極の間に第1のスロットを設けると共に、誘電体基板の裏面に互いに所定の間隔を隔てて対向した第3, 第4の電極を形成し、該第3, 第4の電極の間に挟設され第1のスロットと対向した位置に配置された第2のスロットを設けたものが知られている(例えば、特許文献1参照)。そして、このような従来技術では、高周波信号は、第1, 第2のスロットの間で全反射を繰返しつつ、誘電体基板の内部を第1, 第2のスロットに沿って伝搬する。

[0003] また、他の従来技術として、前述した平面誘電体線路にスロット線路を接続し、該スロット線路に対して抵抗、電界効果トランジスタ(FET)等の電子部品を接続したのも知られている(例えば、特許文献2参照)。

[0004] 特許文献1:特開平8-265007号公報

特許文献2:特開平10-242717号公報

[0005] ところで、特許文献1の従来技術では、第1, 第2のスロットに沿って高周波信号が伝搬するときに、高周波信号が誘電体基板の内部とその近傍に集中して伝搬するから、伝搬損失を低減することができる。しかし、この従来技術による平面誘電体線路と電子部品の入出力部とでは、互いに電磁界分布が異なり、平面誘電体線路では誘電体基板の内部に高周波信号が集中するのに対し、電子部品の入出力部では誘電体基板の外部に配置される。このため、従来技術による平面誘電体線路に電子部品を実装したときには、これらの間の接続損失が大きくなるという問題がある。

- [0006] また、例えば誘電体基板の表面にだけ電子部品を実装した場合には、誘電体基板の裏面の電磁界に対して電子部品を結合させることができず、接続損失の増大につながるという問題もある。
- [0007] 一方、特許文献2の従来技術では、平面誘電体線路をスロット線路に変換した後に電子部品に接続するから、接続損失を低減することができる。しかし、この従来技術では、平面誘電体線路とスロット線路との間にモード変換を行うための線路変換導電体パターンを設ける必要があり、この線路変換導電体パターンを含めると電子部品を実装するための部位(実装部)が大型化するという問題がある。また、特許文献2の従来技術では、実装可能な電子部品の電極パターンの自由度が小さいのに加え、電子部品の実装部周辺の線路電極パターンの自由度も小さい傾向がある。
- [0008] さらに、特許文献2の従来技術では、誘電体基板のうち電子部品が実装された部位の裏面には電極が形成されているから、電子部品の周囲から誘電体基板内に広がる不要モード(平行平板モード)の電磁波が発生し易く、該不要モードによる接続損失が増大すると共に、他の線路等に対して不要モードの干渉が生じるという問題がある。

発明の開示

- [0009] 本発明は上述した従来技術の問題に鑑みなされたもので、本発明の目的は、誘電体基板の片面側に高周波信号の電磁界エネルギーを集中させ、電子部品等との接続損失を低減することができる平面誘電体線路、高周波能動回路および送受信装置を提供することにある。
- [0010] 上述した課題を解決するために、本発明は、誘電体基板と、該誘電体基板の表面に互いに所定の間隔を隔てて対向して形成された第1、第2の電極と、該第1、第2の電極の間に挟設された第1のスロットと、前記誘電体基板の裏面に互いに所定の間隔を隔てて対向して形成された第3、第4の電極と、該第3、第4の電極の間に挟設され前記第1のスロットと対向した位置に配置された第2のスロットとからなり、前記第1、第2のスロットに沿って高周波信号を伝搬させる平面誘電体線路において、前記第1のスロットの幅寸法と第2のスロットの幅寸法とは互いに異なる値に設定したことを特徴としている。

- [0011] 本発明によれば、第1のスロットの幅寸法と第2のスロットの幅寸法とは互いに異なる値に設定したから、狭い幅寸法を有するスロットに高周波信号の電磁界エネルギーを集中させることができる。このため、狭い幅寸法をもったスロット側に電子部品を配置することによって、平面誘電体線路と電子部品との間の接続損失を低減することができる。また、第1、第2のスロットの幅寸法を互いに異なる値に設定したから、従来技術のように、2つのスロットの幅寸法を同じ値に設定した場合に比べて、各スロットの設計自由度を高めることができる。
- [0012] この場合、前記誘電体基板の比誘電率 ϵ_r を20以上とし、該誘電体基板中の高周波信号の波長を λ_{g0} としたときに、誘電体基板の厚さ寸法を $0.3 \times \lambda_{g0} \sim 0.4 \times \lambda_{g0}$ 程度に設定し、前記第1、第2のスロットのうち一方のスロットの幅寸法を $\lambda_{g0}/10$ 以下に設定し、他方のスロットの幅寸法を $\lambda_{g0}/10$ 以上に設定するのが好ましい。
- [0013] このように構成したことにより、高周波信号の80%以上の電磁界エネルギーを $\lambda_{g0}/100$ 以下の狭い幅寸法を有するスロット側に集中させつつ、平行平板モードの漏洩損失を低減することができる。
- [0014] 本発明では、前記第1、第2のスロットのうち狭い幅寸法を有するスロットには電子部品を接続してもよい。
- [0015] これにより、平面誘電体線路と電子部品との間の整合性を高めて、接続損失を低減することができる。また、狭い幅寸法を有するスロットを架橋するように電子部品の接続用電極パターンを配置すればよいから、電子部品を誘電体基板の両面の電極に接続する場合に比べて、電子部品の接続用電極パターンの設計自由度を高めることができると共に、誘電体基板側の第1〜第4の電極の設計自由度も高めることができる。
- [0016] また、従来技術のように、電子部品を接続するための線路変換を行わないから、電子部品と接続する部位を小型化することができる。さらに、電子部品を接続した部位でも、誘電体基板を挟んで第1、第2のスロットが互いに対向しているから、従来技術のように、スロットと対向する面が電極に覆われたスロット線路に対して電子部品を接続するのに比べて、誘電体基板内に不要モード(平行平板モード)が発生するのを抑えることができ、不要モードの漏洩損失を軽減することができる。

- [0017] 本発明では、前記誘電体基板には、前記第1のスロットの一端側に位置して前記第1、第2の電極の間に挟設された第3のスロットと、前記第2のスロットの一端側に位置して前記第3、第4の電極の間に挟設され該第3のスロットと対向し該第3のスロットと同じ幅寸法を有する第4のスロットとを設け、前記第1、第3のスロットの間を第1の接続用スロットを用いて接続し、第2、第4のスロットの間を第2の接続用スロットを用いて接続すると共に、第1、第2の接続用スロットのうち少なくともいずれか一方は幅寸法が漸次変化するテーパ状スロットによって構成してもよい。
- [0018] 本発明によれば、互いに異なる幅寸法をもった第1、第2のスロットからなる上下非対称伝送線路に対して、互いに同じ幅寸法をもった第3、第4のスロットからなる上下対称伝送線路を接続するから、上下非対称伝送線路を用いて電子部品との接続性、整合性を高めることができると共に、上下対称伝送線路を用いて高周波信号の伝送損失を低減することができる。また、上下非対称伝送線路と上下対称伝送線路との間をテーパ状スロットを用いて接続するから、これらの間の挿入損失を低減することができる。
- [0019] この場合、前記第1、第2のスロットを伝搬する高周波信号の波長を λ_g としたときに、前記テーパ状スロットの線路長は $\lambda_g/4 - \lambda_g/2$ 程度の値に設定するのが好ましい。
- [0020] これにより、テーパ状スロットの線路長を $\lambda_g/4 - \lambda_g/2$ 程度の値に設定したから、テーパ状スロットの線路長を短くしつつ、挿入損失の低減効果を得ることができる。
- [0021] また、本発明では、前記誘電体基板には、前記第1のスロットの一端側に位置して前記第1、第2の電極の間に挟設された第3のスロットと、前記第2のスロットの一端側に位置して前記第3、第4の電極の間に挟設され該第3のスロットと対向し該第3のスロットと同じ幅寸法を有する第4のスロットとを設け、前記第1、第3のスロットの間を直接接続し、第2、第4のスロットの間を直接接続してインピーダンス整合回路を構成してもよい。
- [0022] 本発明によれば、互いに異なる幅寸法をもった第1、第2のスロットからなる上下非対称伝送線路に対して、互いに同じ幅寸法をもった第3、第4のスロットからなる上下対称伝送線路を接続するから、上下非対称伝送線路を用いて電子部品との接続性

、整合性を高めることができると共に、上下対称伝送線路を用いて高周波信号の伝送損失を低減することができる。

[0023] また、例えば上下非対称伝送線路に電子部品を接続する場合に、上下非対称伝送線路と上下対称伝送線路との接続点から電子部品までの線路長を高周波信号の波長 λ_g の $1/4$ に設定することによって、上下対称伝送線路と電子部品との間に $\lambda_g/4$ インピーダンス整合回路を構成することができる。このため、 $\lambda_g/4$ インピーダンス整合回路を用いて、上下非対称伝送線路と上下対称伝送線路との間の挿入損失を低減できると共に、電子部品に対する整合性を改善することができる。また、従来技術のように、上下対称伝送線路に対して線路変換導電体パターンを介してスロット線路に接続すると共に、スロット線路に電子部品を接続する場合に比べて、複雑な線路変換導電体パターンを用いる必要がなく、上下対称伝送線路と電子部品との間を短くし、小型化することができる。

[0024] また、本発明では、前記第1、第2の電極と第3、第4の電極のうち少なくともいずれか一方には前記第1、第2のスロットの周囲に位置して平面型帯域阻止フィルタを設けてもよい。

[0025] この場合、第1、第2のスロットの幅寸法が異なることによって、平行平板モード(不要モード)の電磁波が誘電体基板内に発生する傾向がある。これに対して、本発明によれば、第1、第2のスロットの周囲に位置して平面型帯域阻止フィルタを設けたから、平面型帯域阻止フィルタを用いて平行平板モードが第1、第2のスロットから周囲に拡散するのを防止することができ、平行平板モードの漏洩損失を抑圧することができる。この結果、線路幅方向に向けて平行平板モードが漏洩するのを抑圧して、第1、第2のスロットの周囲に高周波信号の電磁界エネルギーを集中させることができるから、複数の線路を隣接して設けたときでも、隣接した線路間の不要な電磁的な干渉を軽減でき、信頼性を高めることができる。

[0026] また、本発明の平面誘電体線路を用いて高周波能動回路を構成してもよい。これにより、抵抗、FET等の電子部品との整合性を高めることができ、利得向上や出力電力を増大させることができる。また、上下対称伝送線路を介して共振器に整合よく接続できるから、共振回路の負荷 $Q(Q_L)$ を向上することができ、位相雑音を軽減するこ

とができる。さらに、狭い幅寸法を有するスロットを架橋するように電子部品の接続用電極パターンを配置すればよいから、電子部品を誘電体基板の両面の電極に接続する場合に比べて、電子部品の接続用電極パターンの設計自由度を高めることができる。

- [0027] さらに、本発明の平面誘電体線路を用いて通信装置、レーダ装置等の送受信装置を構成してもよい。これにより、各種の電子部品に対して平面誘電体線路を高い整合性をもって接続することができ、送受信装置全体の損失を低減することができ、電力効率を高めて消費電力を低減することができると共に、通信品質を向上することができる。

図面の簡単な説明

- [0028] [図1]図1は第1の実施の形態による上下非対称伝送線路を示す斜視図である。
- [図2]図2は図1中の第1、第2のスロットを拡大して示す断面図である。
- [図3]図3は図1中の第1のスロットの幅寸法と伝送損失との関係を示す特性線図である。
- [図4]図4は図1中の第1のスロットの幅寸法と実効比誘電率との関係を示す特性線図である。
- [図5]図5は図1中の第1のスロットの幅寸法に対する表面側の電流量と全電流量との比を示す特性線図である。
- [図6]図6は図1中の第2のスロットの幅寸法と平行平板モードの漏洩損失との関係を示す特性線図である。
- [図7]図7は図1中の誘電体基板の厚さ寸法と平行平板モードの漏洩損失との関係を示す特性線図である。
- [図8]図8は図1中の誘電体基板の比誘電率と平行平板モードの漏洩損失との関係を示す特性線図である。
- [図9]図9は第2の実施の形態による上下非対称伝送線路を示す斜視図である。
- [図10]図10は図9中の電子部品等を拡大して示す要部拡大の平面図である。
- [図11]図11は第3の実施の形態による上下非対称伝送線路、上下対称伝送線路および接続用線路を示す斜視図である。

[図12]図12は第3の実施の形態による上下非対称伝送線路、上下対称伝送線路および接続用線路を示す平面図である。

[図13]図13は図11中の接続用線路の線路長と挿入損失との関係を示す特性線図である。

[図14]図14は図11中の接続用線路の線路長と平行平板モードの漏洩損失との関係を示す特性線図である。

[図15]図15は第4の実施の形態による上下非対称伝送線路、上下対称伝送線路および電子部品を示す斜視図である。

[図16]図16は第4の実施の形態による上下非対称伝送線路、上下対称伝送線路および電子部品を示す平面図である。

[図17]図17は第5の実施の形態による上下非対称伝送線路等を示す断面図である。

[図18]図18は第6の実施の形態による発振回路を示す分解斜視図である。

[図19]図19は図18中の誘電体基板を単体で示す平面図である。

[図20]図20は図18中の誘電体基板を単体で示す底面図である。

[図21]図21は図18中のFET等を拡大して示す要部拡大の平面図である。

[図22]図22は第7の実施の形態による通信機装置を示すブロック図である。

符号の説明

- [0029] 1, 56 上下非対称伝送線路
 2 誘電体基板
 2A 表面
 2B 裏面
 3A 第1の電極
 3B 第2の電極
 4, 56A 第1のスロット
 5A 第3の電極
 5B 第4の電極
 6, 56B 第2のスロット

11, 34, 41 電子部品
21, 31, 55, 77 上下対称伝送線路
22, 32, 55A 第3のスロット
23, 33, 55B 第4のスロット
24, 57 接続用線路
25, 57A テーパ状スロット
26, 57B 接続用スロット
35 $\lambda g/4$ インピーダンス整合回路
42, 60 平面型帯域阻止フィルタ
51 発振回路(高周波能動回路)
52 誘電体共振器
53 電極(第1, 第2の電極)
54 電極(第3, 第4の電極)
58 FET(電子部品)
59 終端抵抗(電子部品)
61 通信機装置(送受信装置)
63 高周波能動回路
67,70,72,75 増幅器(電子部品)
68,73 ミキサ(電子部品)

発明を実施するための最良の形態

[0030] 以下、本発明の実施の形態による平面誘電体線路および送受信装置を、添付図面を参照しつつ詳細に説明する。

[0031] まず、図1ないし図8は第1の実施の形態を示し、図において、1は上下非対称伝送線路で、該上下非対称伝送線路1は、後述の誘電体基板2、第1, 第2の電極3A, 3B、第1のスロット4、第3, 第4の電極5A, 5B、第2のスロット6等によって構成されている。

[0032] 2は樹脂材料、セラミックス材料、またはこれらを混合して焼結した複合材料からなる誘電体基板で、該誘電体基板2は、例えば24程度の比誘電率 ϵ_r で0.3mm程度

の厚さ寸法Tをもった平板状に形成され、その表面2Aには後述する第1, 第2の電極3A, 3Bが設けられると共に、裏面2Bには第3, 第4の電極5A, 5Bが設けられている。

[0033] 3A, 3Bは誘電体基板2の表面2Aに形成された第1, 第2の電極で、該第1, 第2の電極3A, 3Bは、互いに所定の間隔を隔てて対向し、誘電体基板2に対して導電性金属材料をスパッタ、真空蒸着等の手段を用いて薄膜状に形成されている。

[0034] 4は誘電体基板2の表面2A側に位置して第1, 第2の電極3A, 3Bの間に挟設された第1の-slotで、該第1の-slot4は、一定の幅寸法W1をもって帯状(溝状)の開口を形成し、例えばマイクロ波、ミリ波等の高周波信号の伝送方向(図1中の矢示A方向)に沿って延びている。

[0035] 5A, 5Bは誘電体基板2の裏面2Bに形成された第3, 第4の電極で、該第3, 第4の電極5A, 5Bは、誘電体基板2を挟んで第1, 第2の電極3A, 3Bと対向した位置に配置されている。そして、第3, 第4の電極5A, 5Bは、第1, 第2の電極3A, 3B間の間隔とは異なる所定の間隔を隔てて互いに対向し、誘電体基板2に対して導電性金属材料をスパッタ、真空蒸着等の手段を用いて薄膜状に形成されている。

[0036] 6は誘電体基板2の裏面2B側に位置して第3, 第4の電極5A, 5Bの間に挟設された第2の-slotで、該第2の-slot6は、第1の-slot4と幅方向の中心が同じ位置に配置されると共に、誘電体基板2を挟んで第1の-slot4と対向した位置に配置され、高周波信号の伝送方向(図1中の矢示A方向)に沿って帯状(溝状)の開口を形成している。また、第2の-slot6は、第1の-slot4の幅寸法W1とは異なる一定の幅寸法W2を有し、例えば第2の-slot6の幅寸法W2は第1の-slot4の幅寸法W1よりも大きな値($W1 < W2$)に設定されている。

[0037] 7は誘電体基板2の表面2A側に設けられた表面側パッケージで、該表面側パッケージ7は、導電性材料を用いて形成され、例えば第1, 第2の電極3A, 3Bに接続(導通)して第1の-slot4を覆っている。

[0038] 8は誘電体基板2の裏面2B側に設けられた裏面側パッケージで、該裏面側パッケージ8は、表面側パッケージ7とほぼ同様に導電性材料を用いて形成され、例えば第3, 第4の電極5A, 5Bに接続(導通)して第2の-slot6を覆っている。

- [0039] 本実施の形態による平面誘電体線路は上述の如き構成を有するもので、次にその作動について説明する。
- [0040] まず、上下非対称伝送線路1に高周波信号を入力すると、図2に示すように、第1、第2のスロット4、6の幅方向に対して電界Eが形成されると共に、第1、第2のスロット4、6の長さ方向と誘電体基板2の厚さ方向とに対して磁界Hが形成される。そして、高周波信号は、第1、第2のスロット4、6が開口した誘電体基板2の表面2Aと裏面2BとをE面とするTEモードの電磁波(TE波)をなして第1、第2のスロット4、6に沿って伝搬する。このとき、高周波信号は、第1、第2のスロット4、6が開口した誘電体基板2の表面2Aと裏面2Bでそれぞれ全反射を繰り返し、誘電体基板2の内部とその近傍に集中して伝搬する。
- [0041] ここで、本実施の形態による上下非対称伝送線路1では、第1のスロット4の幅寸法 $W1$ を第2のスロット6の幅寸法 $W2$ よりも小さい値($W1 < W2$)に設定したから、幅寸法 $W1$ 、 $W2$ 等に応じて第1のスロット4側に高周波信号の電磁界エネルギーを集中させることができる。そこで、例えば60GHzの高周波信号に対して、上下非対称伝送線路1の伝送特性を有限要素法およびスペクトル領域法(モーメント法)を用いて算出した。この結果を図3ないし図8に示す。
- [0042] なお、条件を特に記載しない限り、伝送特性の算出に際して、誘電体基板2の比誘電率 ϵ_r は24($\epsilon_r = 24$)とし、誘電体基板2の厚さ寸法 T は0.3mm($T = 0.3\text{mm}$)とした。
- [0043] まず、図3および図4は、第1のスロット4の幅寸法 $W1$ と第2のスロット6の幅寸法 $W2$ を変化させたときの線路の伝送損失 α と実効比誘電率 ϵ_{reff} をそれぞれ示している。これらの図3および図4の結果より、狭幅となった第1のスロット4の幅寸法 $W1$ を変化させたときには線路の伝送損失 α と実効比誘電率 ϵ_{reff} が変化するのに対し、広幅となった第2のスロット6の幅寸法 $W2$ を変化させても伝送損失 α と実効比誘電率 ϵ_{reff} はほとんど変化しないことが分かる。このため、第1のスロット4の幅寸法 $W1$ に応じて線路の伝送損失 α と実効比誘電率 ϵ_{reff} が決定されるから、第1のスロット4側に高周波信号の電磁界エネルギーが集中することが分かる。
- [0044] 次に、図5は第1、第2のスロット4、6の幅寸法 $W1$ 、 $W2$ を変化させたときの誘電体

基板2の表面2Aに分布する電流量 i_{upper} と全電流量 i_{all} との比を示している。図5に示す通り、第1のスロット4の幅寸法 $W1$ を小さくすることによって、誘電体基板2の表面2Aに電流を集中させることが可能となる。特に、 $W2 \geq 100 \mu m$ のときに $W1 < 10 \mu m$ とした場合には、全電流量 i_{all} の80%以上を表面2A側に集中させることができる。また、 $W2 \geq 100 \mu m$ のときに $W1 < 5 \mu m$ とした場合には、全電流量 i_{all} の90%以上を表面2A側に集中させることができる。

[0045] 次に、図6は第1、第2のスロット4、6の幅寸法 $W1$ 、 $W2$ を変化させたときの平行平板モード(不要モード)の漏洩損失を示している。図6の結果から分かる通り、第2のスロット6の幅寸法 $W2$ を $100 \mu m$ 以下($W2 \leq 100 \mu m$)としたときに不要モードの漏洩損失を軽減することが可能となる。

[0046] 次に、図7は誘電体基板2の厚さ寸法 T を変化させたときの不要モードの漏洩損失を示している。図7の結果より、誘電体基板2の厚さ寸法 T を $0.3 \sim 0.4 mm$ 程度に設定する($T \approx 0.3 \sim 0.4 mm$)ことによって、不要モードの漏洩損失を低減することができる。

[0047] 最後、図8は誘電体基板2の比誘電率 ϵ_r を変化させたときの不要モードの漏洩損失を示している。図8に示す通り、誘電体基板2の比誘電率 ϵ_r が10以上の範囲では、比誘電率 ϵ_r が大きくなるに従って、不要モードの漏洩損失が減少する。特に、第1のスロット4の幅寸法 $W1$ を $10 \mu m$ 、第2のスロット6の幅寸法 $W2$ を $100 \mu m$ にそれぞれ設定した場合には、比誘電率 ϵ_r を20以上に設定したときに、比誘電率 ϵ_r を20よりも小さい値に設定したときと比較して、不要モードの漏洩損失を低減することができる。

[0048] 以上の結果から、60GHz帯においては、誘電体基板2の比誘電率 ϵ_r が20以上($\epsilon_r \geq 20$)、厚さ寸法 T が $0.3 \sim 0.4 mm$ 程度($T \approx 0.3 \sim 0.4 mm$)、第1のスロット4の幅寸法 $W1$ が $10 \mu m$ 以下で、第2のスロット6の幅寸法 $W2$ が $100 \mu m$ 程度($W2 \approx 100 \mu m$)にそれぞれ選択することによって、誘電体基板2の表面2A側に高周波信号の電磁界エネルギーを集中させつつ、不要モードの漏洩損失を低減できることが分かる。これらの数値を高周波信号の誘電体基板2内での波長 λ_{g0} を用いて規格化した場合、厚さ寸法 T は $0.3 \lambda_{g0} \sim 0.4 \lambda_{g0}$ 程度($T \approx 0.3 \times \lambda_{g0} \sim 0.4 \times \lambda_{g0}$)、第1

のスロット4の幅寸法W1は $\lambda g0/10$ 以下($W1 \leq \lambda g0/100$)、第2のスロット6の幅寸法W2は $100 \mu m$ 程度($W2 \approx \lambda g0/10$)に設定すればよいことが分かる。なお、波長 $\lambda g0$ は、高周波信号の使用周波数 f 、誘電体基板2の比誘電率 ϵr および光速 c を用いて、以下の数1の式によって表すことができる。

[0049] [数1]

$$\lambda g0 = \frac{c}{f\sqrt{\epsilon r}}$$

[0050] かくして、本実施の形態では、第1、第2のスロット4、6の幅寸法W1、W2を互いに異なる値に設定したから、狭い幅寸法W1を有する第1のスロット4に高周波信号の電磁界エネルギーを集中させることができる。このため、第1のスロット4側に電子部品を配置することによって、上下非対称伝送線路1と電子部品との間の接続損失を低減することができる。

[0051] また、第1、第2のスロット4、6の幅寸法W1、W2を互いに異なる値に設定したから、従来技術のように、2つのスロットの幅寸法を同じ値に設定した場合に比べて、各スロット4、6の設計自由度を高めることができる。

[0052] 特に、誘電体基板2の比誘電率 ϵr を20以上とし、誘電体基板2の厚さ寸法Tを $0.3 \times \lambda g0 \sim 0.4 \times \lambda g0$ 程度に設定し、第1のスロット4の幅寸法W1を $\lambda g0/100$ 以下に設定し、第2のスロット6の幅寸法W2を $\lambda g0/10$ 程度に設定した場合には、高周波信号の80%以上の電磁界エネルギーを狭い幅寸法W1を有する第1のスロット4側に集中させることができると共に、不要モードの漏洩損失を低減することができる。

[0053] 次に、図9および図10は本発明の第2の実施の形態を示し、本実施の形態の特徴は、第1、第2のスロットのうち狭い幅寸法を有するスロットには電子部品を接続する構成としたことにある。なお、本実施の形態では、第1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

[0054] 11は狭い幅寸法W1を有する第1のスロット4に接続された電子部品で、該電子部品11は、例えば電界効果トランジスタ(FET)、抵抗、ダイオード、コンデンサ等によって構成され、第1のスロット4を跨いだ状態で取付けられている。そして、電子部品11は、図2に示すように、例えば樹脂パッケージ内に收容された素子本体11Aと該素

子本体11Aに接続された電極パターン11Bを備え、電極パターン11Bは電極3A, 3Bに接続されている。

[0055] かくして、本実施の形態でも第1の実施の形態と同様の作用効果を得ることができる。特に、本実施の形態では、狭い幅寸法W1を有する第1のスロット4に電子部品11を接続したから、上下非対称伝送線路1と電子部品11との間の整合性を高めて、接続損失を低減することができる。また、狭い幅寸法W1を有する第1のスロット4を架橋するように電子部品11の接続用の電極パターン11Bを配置すればよいから、電子部品11を誘電体基板2の両面2A, 2Bの電極3A, 3B, 5A, 5Bに接続する場合に比べて、電子部品11の電極パターン11Bの設計自由度を高めることができると共に、電子部品11に接続される電極3A, 3B, 5A, 5Bの設計自由度も高めることができる。

[0056] また、従来技術のように、電子部品11を接続するための線路変換を行わないから、電子部品11と接続する部位を小型化することができる。さらに、電子部品11を接続した部位でも、誘電体基板2を挟んで第1, 第2のスロット4, 6が互いに対向しているから、電子部品11と対向した位置には誘電体基板2の裏面2B側で電極5A, 5B間の開口(スロット6)を配置することができる。このため、従来技術のように、スロットと対向する面が電極に覆われたスロット線路に対して電子部品を接続する場合に比べて、誘電体基板2内に不要モード(平行平板モード)が発生するのを抑えることができ、平行平板モードの漏洩損失を軽減することができる。

[0057] 次に、図11ないし図14は本発明の第3の実施の形態を示し、本実施の形態の特徴は、互いに異なる幅寸法をもった第1, 第2のスロットからなる上下非対称伝送線路に対して、互いに同じ幅寸法をもった第3, 第4のスロットからなる上下対称伝送線路をテーパ状スロットを用いて接続する構成としたことにある。なお、本実施の形態では、第1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

[0058] 21は上下非対称伝送線路1の延長線上に配置された上下対称伝送線路で、該上下対称伝送線路21は、誘電体基板2、第1〜第4の電極3A, 3B, 5A, 5B、第3, 第4のスロット22, 23等によって構成されている。

- [0059] 22は誘電体基板2の表面2A側に位置して第1, 第2の電極3A, 3Bの間に挟設された第3のスロットで、該第3のスロット22は、高周波信号の伝送方向に沿って帯状(溝状)の開口を形成している。また、第3のスロット22の幅寸法は、第1のスロット4の幅寸法W1よりも広く第2のスロット6の幅寸法W2とほぼ同じ値に設定されている。
- [0060] 23は誘電体基板2の裏面2B側に位置して第3, 第4の電極5A, 5Bの間に挟設された第4のスロットで、該第4のスロット23は、第3のスロット22と幅方向の中心が同じ位置に配置されると共に、誘電体基板2を挟んで第3のスロット22と対向した位置に配置され、高周波信号の伝送方向に沿って帯状(溝状)の開口を形成している。また、第4のスロット23は、第2, 第3のスロット6, 22の幅寸法W2とほぼ同じ一定の幅寸法を有している。
- [0061] 24は上下非対称伝送線路1と上下対称伝送線路21との間に設けられた接続用線路で、該接続用線路24は、誘電体基板2、第1〜第4の電極3A, 3B, 5A, 5B、テーパ状スロット25、接続用スロット26等によって構成され、線路長L0をもって線路1, 21間に延びている。
- [0062] 25は第1, 第3のスロット4, 22の間を接続するテーパ状スロットで、該テーパ状スロット25は、狭幅となった第1のスロット4から広幅となった第3のスロット22に向けて幅寸法が漸次拡大(連続的に拡大)したテーパ状の開口を形成すると共に、これらの第1のスロット4、テーパ状スロット25および第3のスロット22は連続して直線状に延びている。
- [0063] 26は第2, 第4のスロット6, 23の間を接続する接続用スロットで、該接続用スロット26は、第2, 第4のスロット6, 23とほぼ同じ一定の幅寸法をもって延びる帯状の開口を形成すると共に、これらの第2のスロット6、接続用スロット26および第4のスロット23は連続して直線状に延びている。
- [0064] かくして、本実施の形態でも第1の実施の形態と同様の作用効果を得ることができ。しかし、本実施の形態では、互いに異なる幅寸法をもった第1, 第2のスロット4, 6からなる上下非対称伝送線路1に対して、互いに同じ幅寸法をもった第3, 第4のスロット22, 23からなる上下対称伝送線路21を接続するから、上下非対称伝送線路1を用いて電子部品との接続性、整合性を高めることができると共に、上下対称伝送線

路21を用いて低伝送損失の状態で高周波信号を伝搬させることができる。また、上下非対称伝送線路1と上下対称伝送線路21との間をテーパ状スロット25からなる接続用線路24を用いて接続するから、これらの間の挿入損失を低減することができる。

[0065] また、接続用線路24(テーパ状スロット25)の線路長 L_0 を検討するために、スペクトル領域法等を用いて、線路長 L_0 を変化させたときの線路1, 21間の挿入損失と平行平板モードの漏洩損失を算出した。この結果を図13および図14にそれぞれ示す。

[0066] 図13および図14の結果より、線路長 L_0 が0.4〜0.8mm程度($L_0 \approx 0.4 \sim 0.8$ mm)となったときには、線路長 L_0 が0mmのとき(線路1, 21を直接接続したとき)に比べて、挿入損失、漏洩損失がいずれも大きく減少することが分かる。一方、線路長 L_0 が0.8mmよりも大きい($L_0 > 0.8$ mm)ときでも、挿入損失、漏洩損失はさらに減少するものの、線路長 L_0 の増加に対する損失の軽減効果は小さくなることが分かる。

[0067] このため、接続用線路24の線路長 L_0 を0.4〜0.8mm程度($L_0 \approx 0.4 \sim 0.8$ mm)に設定したときに、線路長 L_0 を短い値に保持しつつ、効率的に挿入損失および漏洩損失を低減することができる。即ち、上下非対称伝送線路1を伝搬する高周波信号の波長 λ_g を用いて規格化した場合には、接続用線路24の線路長 L_0 を $\lambda_g/4 \sim \lambda_g/2$ 程度($L_0 \approx \lambda_g/4 \sim \lambda_g/2$)に設定したときに、接続用線路24(テーパ状スロット25)を小型化しつつ、効率的に挿入損失および漏洩損失を低減することができる。

[0068] 次に、図15および図16は本発明の第4の実施の形態を示し、本実施の形態の特徴は、互いに異なる幅寸法をもった第1, 第2のスロットからなる上下非対称伝送線路に対して、互いに同じ幅寸法をもった第3, 第4のスロットからなる上下対称伝送線路を直接接続すると共に、これらの間にインピーダンス整合回路を構成したことにある。なお、本実施の形態では、第1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

[0069] 31は上下非対称伝送線路1の延長線上に位置して上下非対称伝送線路1に直接接続された上下対称伝送線路で、該上下対称伝送線路31は、誘電体基板2、第1〜第4の電極3A, 3B, 5A, 5B、第3, 第4のスロット32, 33等によって構成されている。

- [0070] 32は誘電体基板2の表面2A側に位置して第1, 第2の電極3A, 3Bの間に挟設された第3のスロットで、該第3のスロット32は、第1のスロット4の幅寸法W1よりも広く第2のスロット6の幅寸法W2とほぼ同じ幅寸法をもって帯状の開口を形成し、第1のスロット4に直接接続されている。そして、第1, 第3のスロット4, 32の境界には、ステップ状の接続点32Aが形成されている。
- [0071] 33は誘電体基板2の裏面2B側に位置して第3, 第4の電極5A, 5Bの間に挟設された第4のスロットで、該第4のスロット33は、誘電体基板2を挟んで第3のスロット32と対向した位置に配置され、第2, 第3のスロット6, 32の幅寸法W2とほぼ同じ一定の幅寸法を有している。
- [0072] 34は上下非対称伝送線路1の途中に取付けられた電子部品で、該電子部品34は、狭い幅寸法W1を有する第1のスロット4に接続され、その電極パターン(図示せず)が電極3A, 3Bにそれぞれ接続されている。
- [0073] ここで、電子部品34は、接続点32Aから線路長L1だけ離間した位置に配置され、線路長L1は例えば上下非対称伝送線路1を伝搬する高周波信号の波長 λ_g の $1/4$ 程度の値に設定されている($L1 \simeq \lambda_g/4$)。また、上下対称伝送線路31の特性インピーダンスをZ1とし、接続点32A側の上下非対称伝送線路1からみたときの電子部品34の特性インピーダンスをZ2としたときに、上下非対称伝送線路1の特性インピーダンスZcを $Zc = \sqrt{Z1 \times Z2}$ に設定する。これにより、上下対称伝送線路31と電子部品34との間には、 $\lambda_g/4$ インピーダンス整合回路35を構成することができる。
- [0074] かくして、本実施の形態でも第1の実施の形態と同様の作用効果を得ることができるが、本実施の形態では、上下非対称伝送線路1に上下対称伝送線路31を接続したから、上下非対称伝送線路1を用いて電子部品34との接続性、整合性を高めることができると共に、上下対称伝送線路を用いて低伝送損失の状態で高周波信号を伝搬させることができる。
- [0075] また、上下非対称伝送線路1に上下対称伝送線路31を直接接続すると共に、上下非対称伝送線路1の途中位置に電子部品34を取付けたから、上下対称伝送線路31と電子部品34との間に $\lambda_g/4$ インピーダンス整合回路35を形成することができる。このため、 $\lambda_g/4$ インピーダンス整合回路35を用いて、上下非対称伝送線路1と上

下対称伝送線路31との間の挿入損失を低減できると共に、電子部品34に対する整合性を改善することができる。さらに、従来技術のように、上下対称伝送線路に対して線路変換導電体パターンを介してスロット線路に接続すると共に、スロット線路に電子部品を接続する場合に比べて、複雑な線路変換導電体パターンを用いる必要がなく、上下対称伝送線路31と電子部品34との間隔を短くし、小型化することができる。

- [0076] 次に、図17は本発明の第5の実施の形態を示し、本実施の形態の特徴は、第1、第2の電極と第3、第4の電極のうち少なくともいずれか一方には第1、第2のスロットの周囲に位置して平面型帯域阻止フィルタを設ける構成としたことにある。なお、本実施の形態では、第1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。
- [0077] 41は上下非対称伝送線路1の途中に取付けられた電子部品で、該電子部品41は、狭い幅寸法W1を有する第1のスロット4に接続され、その電極パターン(図示せず)が電極3A, 3Bにそれぞれ接続されている。
- [0078] 42は第1、第2の電極3A, 3Bに形成された平面型帯域阻止フィルタで、該平面型帯域阻止フィルタ42は、第1のスロット4の周囲に位置して第1のスロット4に沿って延びると共に、電子部品41を取囲んでいる。そして、平面型帯域阻止フィルタ42は、高周波信号の使用周波数帯域で反射特性を有するように設計されている。
- [0079] なお、平面型帯域阻止フィルタ42は、誘電体基板2の表面2A側の電極3A, 3Bにのみ設けるものとしたが、裏面2B側の電極5A, 5Bにのみ設ける構成としてもよく、両面2A, 2Bの電極3A, 3B, 5A, 5Bにいずれも設ける構成としてもよい。
- [0080] かくして、本実施の形態でも第1の実施の形態と同様の作用効果を得ることができるが、本実施の形態では、第1、第2の電極3A, 3Bには第1、第2のスロット4, 6の周囲に位置して平面型帯域阻止フィルタ42を設けたから、平面型帯域阻止フィルタ42を用いて第1、第2のスロット4, 6から漏洩(拡散)する平行平板モードの電磁波を反射させることができる。
- [0081] 特に、上下非対称伝送線路1では第1、第2のスロット4, 6の幅寸法が異なることによって、平行平板モード(不要モード)の電磁波が誘電体基板2内に発生し易いの

対して、平面型帯域阻止フィルタ42を用いて平行平板モードが第1, 第2のスロット4, 6から周囲に拡散するのを防止することができ、平行平板モードの漏洩損失を抑圧することができる。この結果、線路幅方向に向けて平行平板モードが漏洩するのを抑圧して、第1, 第2のスロット4, 6の周囲に高周波信号の電磁界エネルギーを集中させることができるから、複数の線路を隣接して設けたときでも、隣接した線路間の不要な電磁的な干渉を軽減でき、信頼性を高めることができる。

[0082] 次に、図18ないし図21は本発明の第6の実施の形態を示し、本実施の形態の特徴は、上下非対称伝送線路を用いて高周波能動回路としての発振回路を構成したことにある。なお、本実施の形態では、第1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

[0083] 51は本実施の形態による発振回路で、該発振回路51は、後述する誘電体共振器52、FET58、終端抵抗59等によって構成されている。

[0084] 52は誘電体基板2に設けられた誘電体共振器で、該誘電体共振器52は、誘電体基板2の両面2A, 2Bに設けられた電極53, 54に対して互いに対向した円形の開口を形成することによって構成されている。そして、誘電体共振器52は、共振周波数 f_0 に応じて開口の直径寸法が設定されている。

[0085] 55は誘電体共振器52等に接続された上下対称伝送線路で、該上下対称伝送線路55は、例えば第3の実施の形態による上下対称伝送線路21とほぼ同様に誘電体基板2の両面2A, 2Bに設けられ互いに同じ幅寸法を有するスロット55A, 55B等によって構成されている。

[0086] 56は上下対称伝送線路55に接続された上下非対称伝送線路で、該上下非対称伝送線路56は、第1の実施の形態による上下非対称伝送線路1とほぼ同様に誘電体基板2の両面2A, 2Bに設けられ互いに異なる幅寸法を有するスロット56A, 56B等によって構成され、表面側のスロット56Aは裏面側のスロット56Bよりも狭い幅寸法を有している。

[0087] また、上下非対称伝送線路56は、例えば第3の実施の形態による接続用線路24とほぼ同様の接続用線路57を用いて上下対称伝送線路55に接続されている。そして、接続用線路57は、表面2A側に設けられたテーパ状スロット57Aと、裏面2B側に

設けられた直線状の接続用スロット57Bによって構成されている。

- [0088] 58は上下非対称伝送線路56に接続された電界効果トランジスタ(以下、FET58という)で、該FET58は、そのゲート端子G、ドレイン端子D、ソース端子Sがそれぞれ誘電体基板2の表面2A側の電極53に接続されている。そして、FET58は上下非対称伝送線路56と上下対称伝送線路55を介して誘電体共振器52に接続され、共振周波数 f_0 の高周波信号を増幅している。
- [0089] 59は上下非対称伝送線路56に接続された終端抵抗で、該終端抵抗59は、スロット56Aを跨いで誘電体基板2の表面2A側の電極53に接続されている。
- [0090] 本実施の形態による発振回路51は上述の如き構成を有するもので、誘電体共振器52、終端抵抗59等が帯域反射型のフィルタとして、FET58に共振周波数 f_0 に応じた信号を入力し、FET58は、この高周波信号を増幅して上下対称伝送線路55等を介して外部に出力する。
- [0091] 60は電極53に形成された平面型帯域阻止フィルタで、該平面型帯域阻止フィルタ60は、伝送線路55、56等の周囲に位置し、FET58、終端抵抗59等を取囲んでいる。そして、平面型帯域阻止フィルタ60は、高周波信号の使用周波数帯域で反射特性を有するように設計されている。
- [0092] かくして、本実施の形態でも、第1、第3の実施の形態とほぼ同様の作用効果を得ることができる。しかし、本実施の形態では、上下非対称伝送線路56等をFET58、終端抵抗59に接続し、発振回路51を構成したから、FET58、終端抵抗59との整合性を高めることができ、利得向上や出力電力を増大させることができる。また、上下非対称伝送線路56等を用いることによって誘電体共振器52とFET58とを整合よく接続できるから、発振回路51の負荷 Q (Q_L)を向上することができ、位相雑音を軽減することができる。さらに、狭い幅寸法を有するスロット56Aを架橋するようにFET58、終端抵抗59の接続用電極パターンを配置すればよいから、FET等の電子部品を誘電体基板の両面の電極に接続する場合に比べて、FET58等の接続用電極パターンの設計自由度を高めることができる。
- [0093] 次に、図22は本発明による第7の実施の形態を示し、本実施の形態の特徴は、上下非対称伝送線路を用いて送受信装置としての通信機装置を構成したことにある。

なお、本実施の形態では、第1の実施の形態と同一の構成要素に同一の符号を付し、その説明を省略するものとする。

[0094] 61は本実施の形態による通信機装置で、該通信機装置61は、例えば信号処理回路62と、信号処理回路62に接続され高周波信号を送受信する高周波能動回路63とを備え、高周波能動回路63は、アンテナ共用器64を介してアンテナ65に接続されている。

[0095] また、高周波能動回路63の送信側は、信号処理回路62とアンテナ共用器64との間に、帯域通過フィルタ66、増幅器67、ミキサ68、帯域通過フィルタ69、電力増幅器70が直列接続されている。一方、高周波能動回路63の受信側は、アンテナ共用器64と信号処理回路62との間に、帯域通過フィルタ71、低雑音増幅器72、ミキサ73、帯域通過フィルタ74、増幅器75が直列接続されている。そして、ミキサ68,73には、例えば第6の実施の形態による発振回路51とほぼ同様の発振回路76が接続されている。

[0096] 77は増幅器67等に接続された上下対称伝送線路で、該上下対称伝送線路77は、第3の実施の形態による上下対称伝送線路21とほぼ同様に構成され、増幅器67,70,72,75、ミキサ68,73等の電子部品との接続箇所が上下非対称伝送線路1を用いて接続されている。

[0097] 本実施の形態による通信機装置61は上述の如き構成を有するもので、次にその動作について説明する。

[0098] まず、送信時には、信号処理回路62から出力された中間周波信号(IF信号)は、帯域通過フィルタ66で不要な信号が除去された後、増幅器67によって増幅されてミキサ68に入力される。このとき、ミキサ68は、この中間周波信号と発振回路76からの搬送波とを掛け合わせて高周波信号(RF信号)にアップコンバートする。そして、ミキサ68から出力された高周波信号は、帯域通過フィルタ69で不要な信号が除去された後、電力増幅器70によって送信電力に増幅された後、アンテナ共用器64を介してアンテナ65から送信される。

[0099] 一方、受信時には、アンテナ65から受信された高周波信号は、アンテナ共用器64を介して帯域通過フィルタ71に入力される。これにより、高周波信号は、帯域通過フ

フィルタ71で不要な信号が除去された後、低雑音増幅器72によって増幅されてミキサ73に入力される。このとき、ミキサ73は、この高周波信号と発振回路76からの搬送波とを掛け合わせて中間周波信号にダウンコンバートする。そして、ミキサ73から出力された中間周波信号は、帯域通過フィルタ74で不要な信号が除去され、増幅器75によって増幅された後、信号処理回路62に入力される。

[0100] かくして、本実施の形態によれば、上下非対称伝送線路1を用いて通信機装置61を構成するから、増幅器67,70,72,75等との整合性を高めることができ、通信機装置61全体の損失を低減することができ、電力効率を高めて消費電力を低減することができると共に、通信品質を向上することができる。

[0101] なお、第7の実施の形態では、本発明による上下非対称伝送線路1を送受信装置としての通信機装置61に適用した場合を例を挙げて説明したが、送受信装置として例えばレーダ装置等に適用してもよい。

請求の範囲

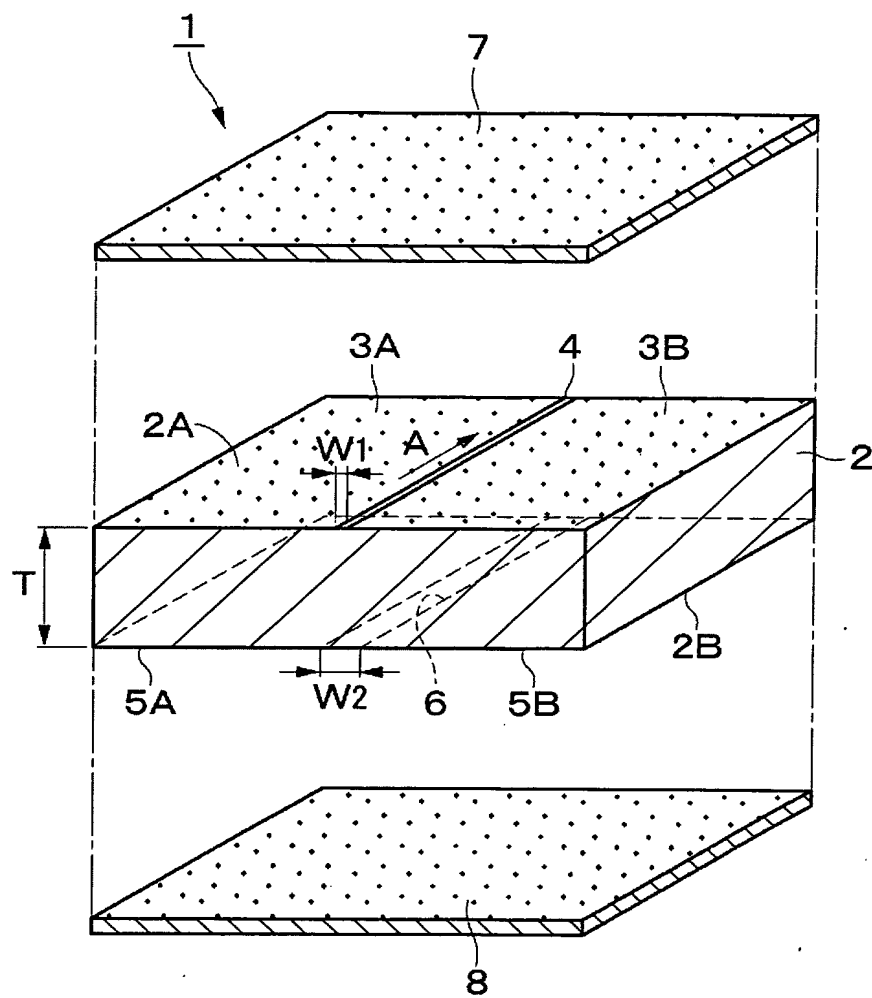
- [1] 誘電体基板と、該誘電体基板の表面に互いに所定の間隔を隔てて対向して形成された第1, 第2の電極と、該第1, 第2の電極の間に挟設された第1のスロットと、前記誘電体基板の裏面に互いに所定の間隔を隔てて対向して形成された第3, 第4の電極と、該第3, 第4の電極の間に挟設され前記第1のスロットと対向した位置に配置された第2のスロットとからなり、前記第1, 第2のスロットに沿って高周波信号を伝搬させる平面誘電体線路において、前記第1のスロットの幅寸法と第2のスロットの幅寸法とは互いに異なる値に設定したことを特徴とする平面誘電体線路。
- [2] 前記誘電体基板の比誘電率 ϵ_r を20以上とし、該誘電体基板中の高周波信号の波長を λ_{g0} としたときに、誘電体基板の厚さ寸法を $0.3 \times \lambda_{g0} - 0.4 \times \lambda_{g0}$ 程度に設定し、前記第1, 第2のスロットのうち一方のスロットの幅寸法を $\lambda_{g0}/100$ 以下に設定し、他方のスロットの幅寸法を $\lambda_{g0}/10$ 程度に設定してなる請求項1に記載の平面誘電体線路。
- [3] 前記第1, 第2のスロットのうち狭い幅寸法を有するスロットには電子部品を接続してなる請求項1または2に記載の平面誘電体線路。
- [4] 前記誘電体基板には、前記第1のスロットの一端側に位置して前記第1, 第2の電極の間に挟設された第3のスロットと、前記第2のスロットの一端側に位置して前記第3, 第4の電極の間に挟設され該第3のスロットと対向し該第3のスロットと同じ幅寸法を有する第4のスロットとを設け、
前記第1, 第3のスロットの間を第1の接続用スロットを用いて接続し、第2, 第4のスロットの間を第2の接続用スロットを用いて接続すると共に、第1, 第2の接続用スロットのうち少なくともいずれか一方は幅寸法が漸次変化するテーパ状スロットによって構成してなる請求項1, 2または3に記載の平面誘電体線路。
- [5] 前記第1, 第2のスロットを伝搬する高周波信号の波長を λ_g としたときに、前記テーパ状スロットの線路長は $\lambda_g/4 - \lambda_g/2$ 程度の値に設定してなる請求項4に記載の平面誘電体線路。
- [6] 前記誘電体基板には、前記第1のスロットの一端側に位置して前記第1, 第2の電極の間に挟設された第3のスロットと、前記第2のスロットの一端側に位置して前記第

3, 第4の電極の間に挟設され該第3のスロットと対向し該第3のスロットと同じ幅寸法を有する第4のスロットとを設け、

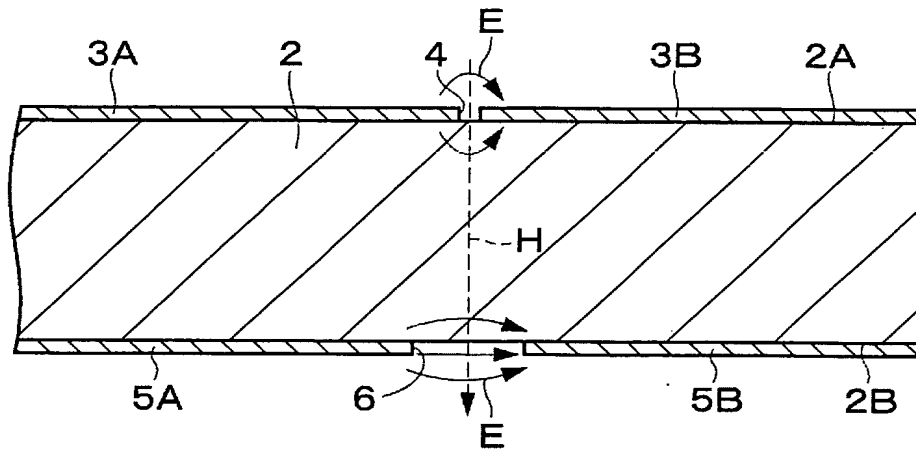
前記第1, 第3のスロットの間を直接接続し、第2, 第4のスロットの間を直接接続してインピーダンス整合回路を構成してなる請求項1, 2または3に記載の平面誘電体線路。

- [7] 前記第1, 第2の電極と第3, 第4の電極のうち少なくともいずれか一方には前記第1, 第2のスロットの周囲に位置して平面型帯域阻止フィルタを設けてなる請求項1, 2, 3, 4, 5または6に記載の平面誘電体線路。
- [8] 前記請求項1ないし7のうちいずれかに記載の平面誘電体線路を用いた高周波能動回路。
- [9] 前記請求項1ないし7のうちいずれかに記載の平面誘電体線路を用いた送受信装置。

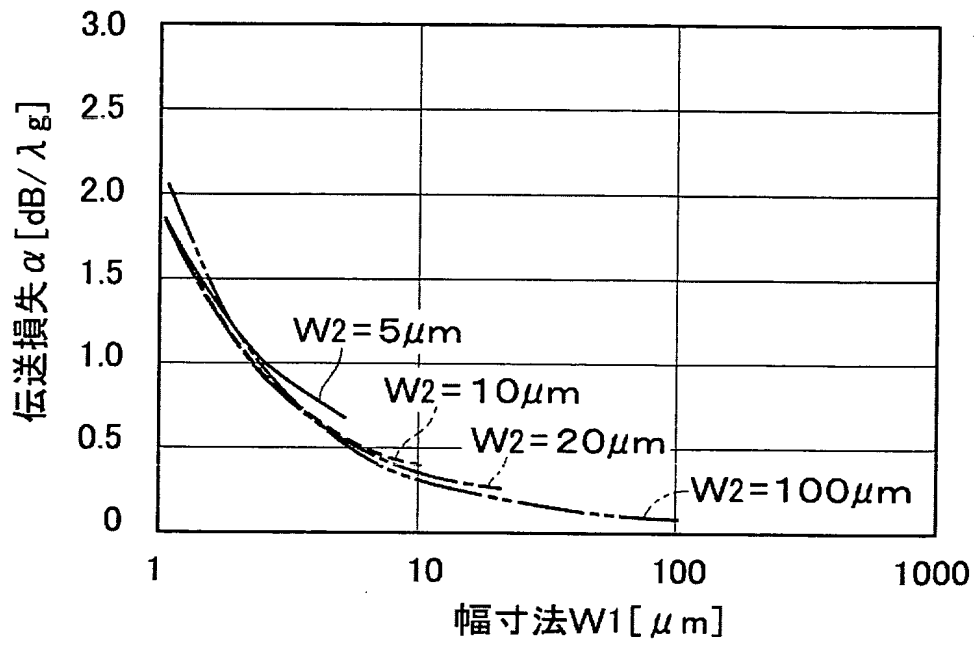
[図1]



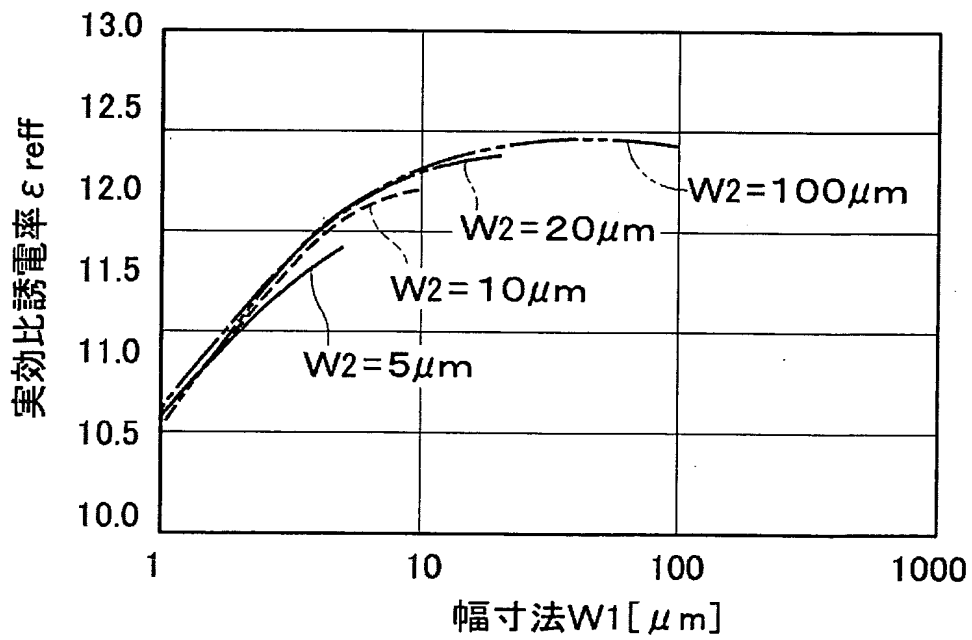
[図2]



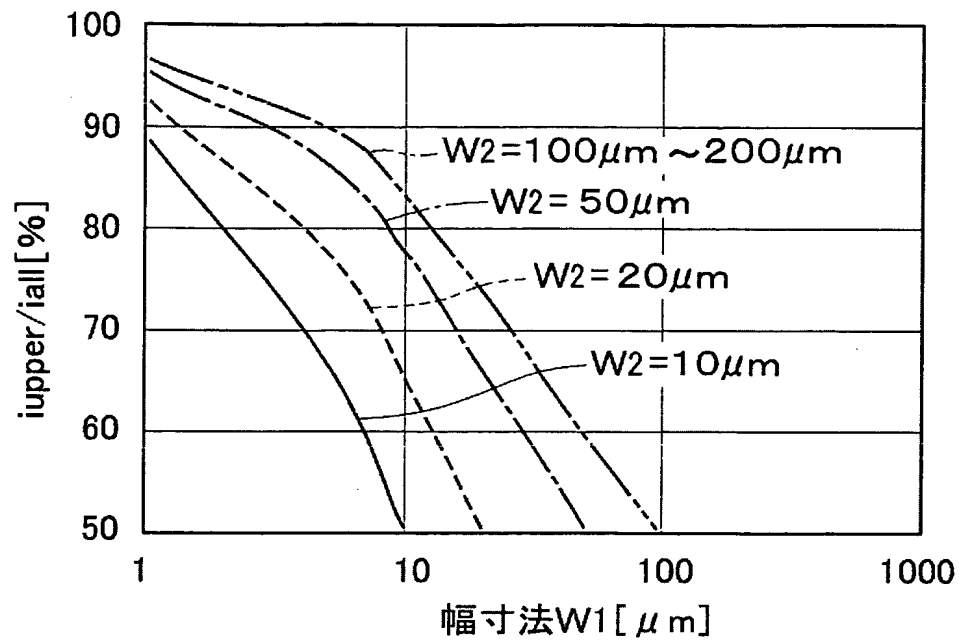
[図3]



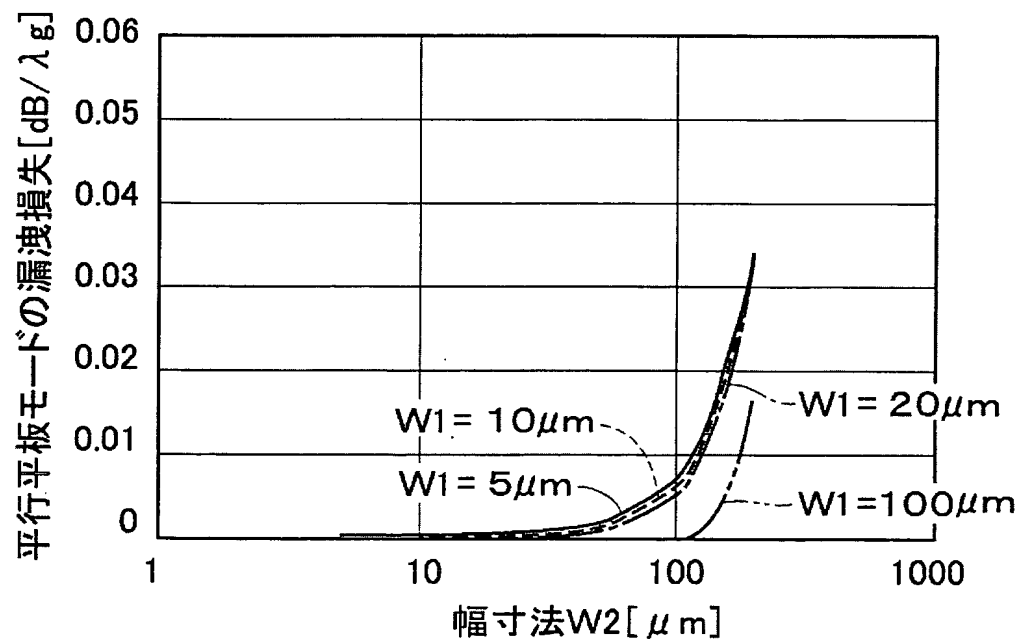
[図4]



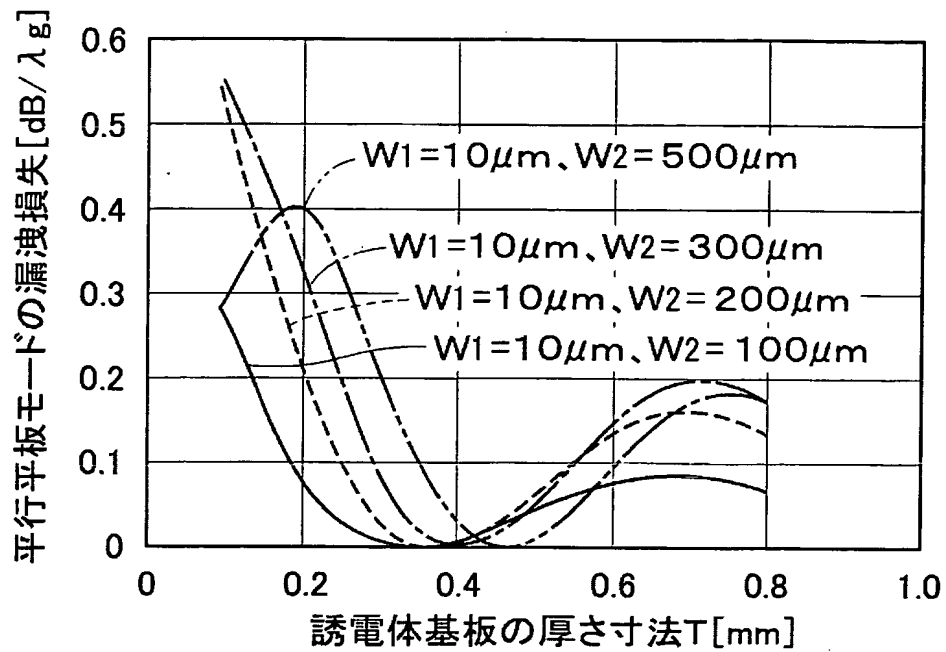
[図5]



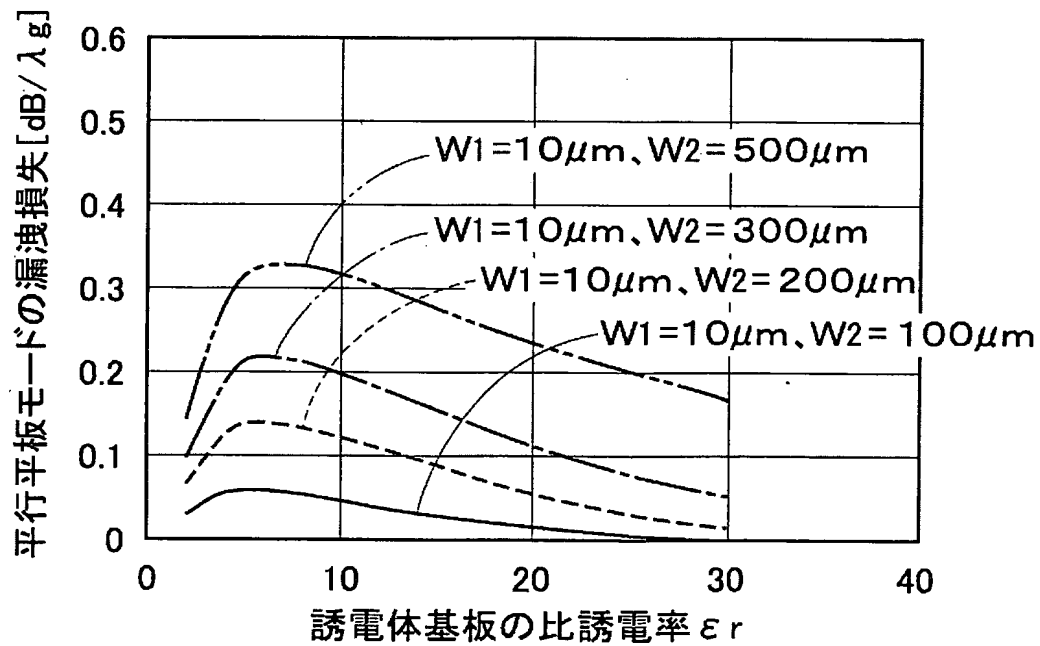
[図6]



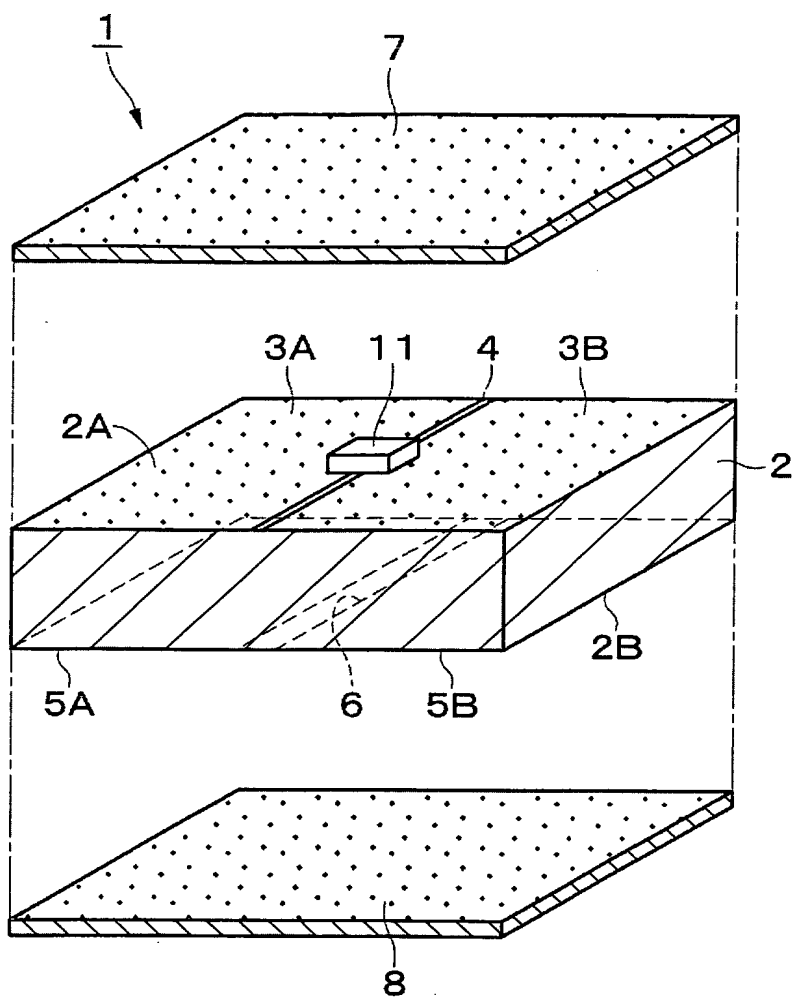
[図7]



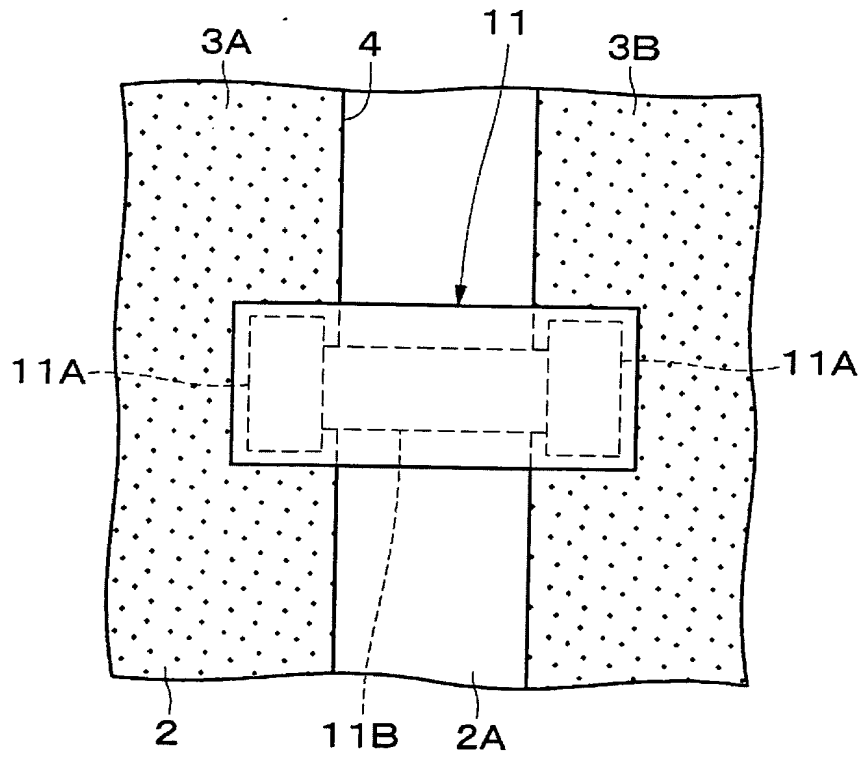
[図8]



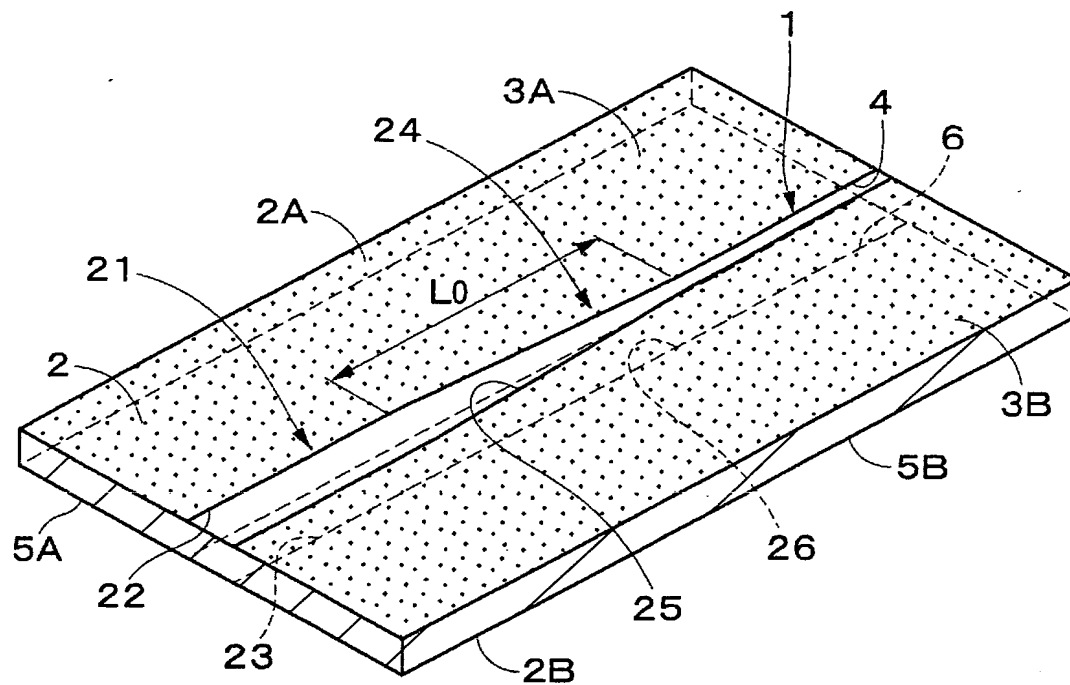
[図9]



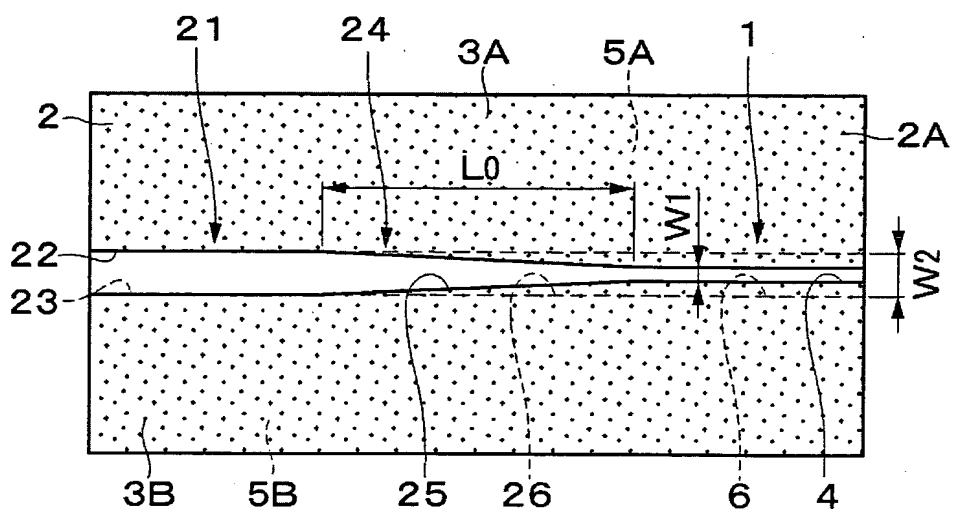
[図10]



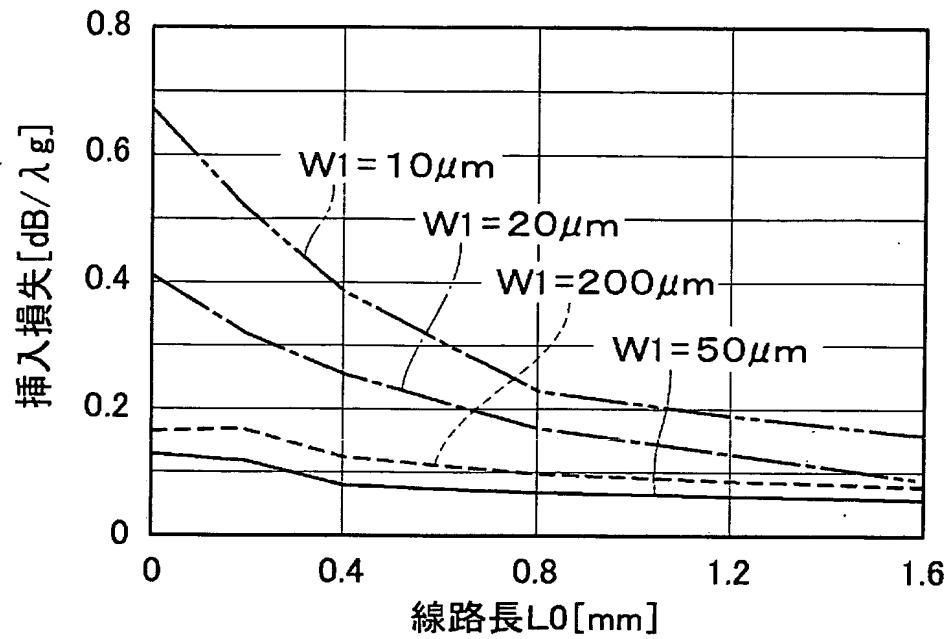
[図11]



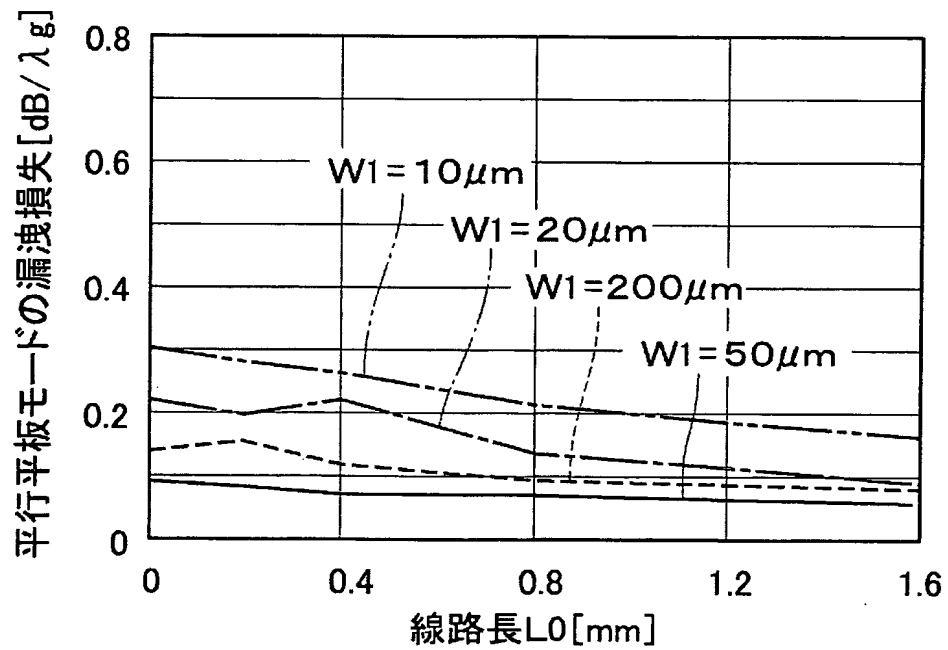
[図12]



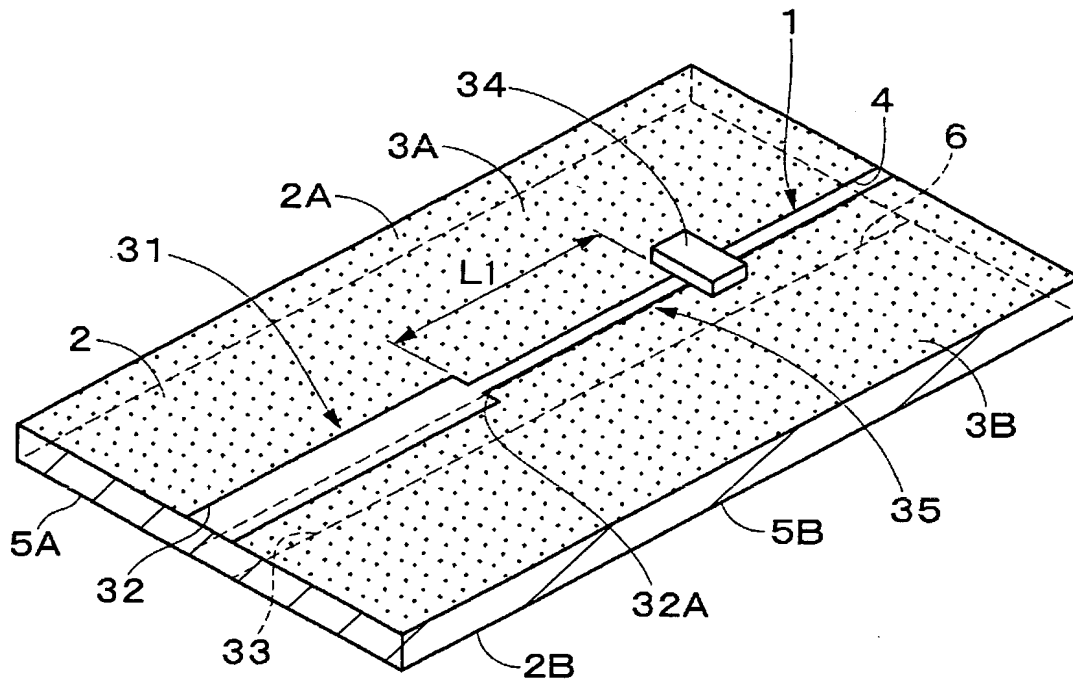
[図13]



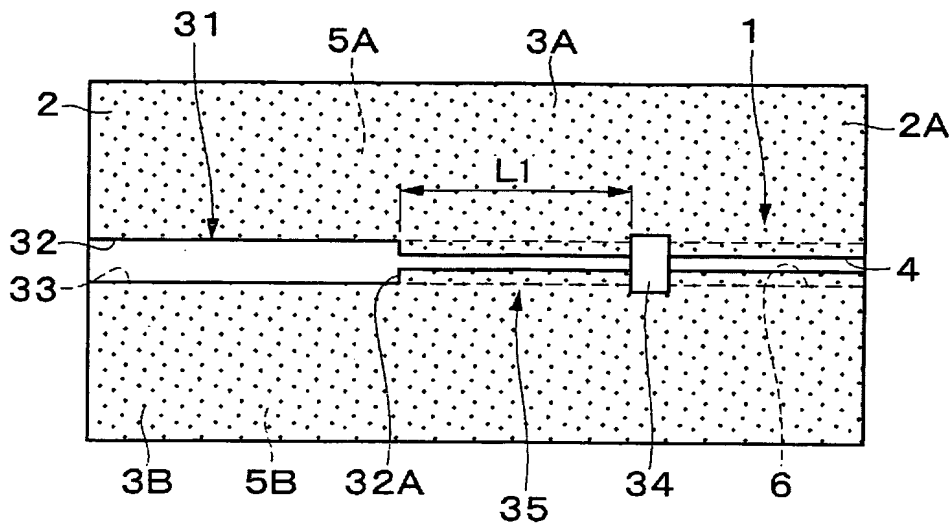
[図14]



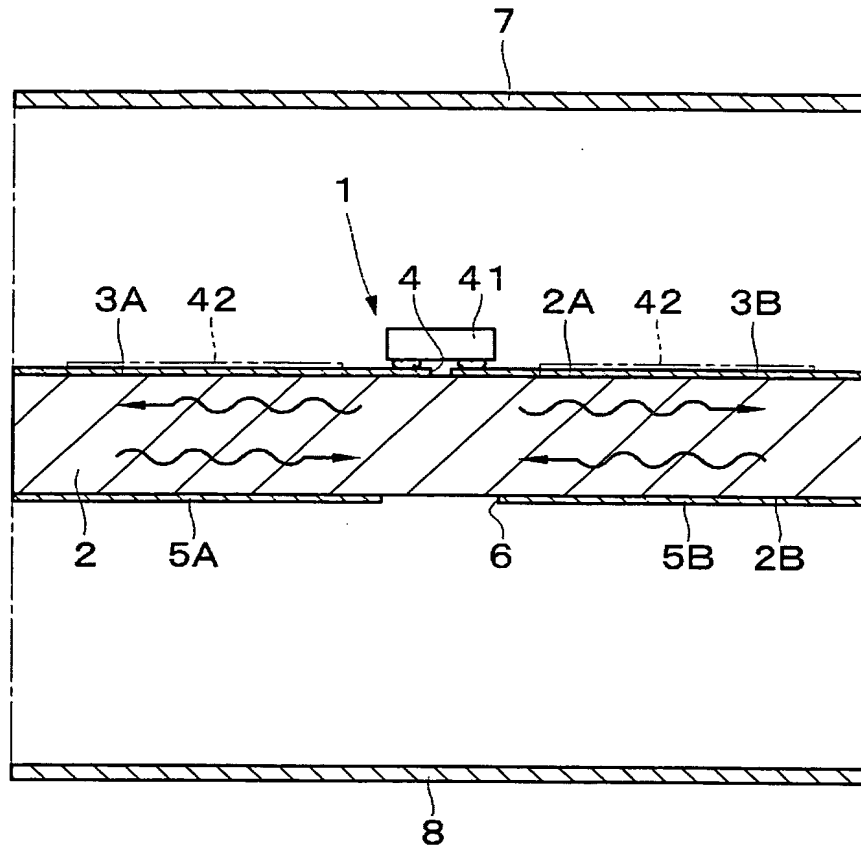
[図15]



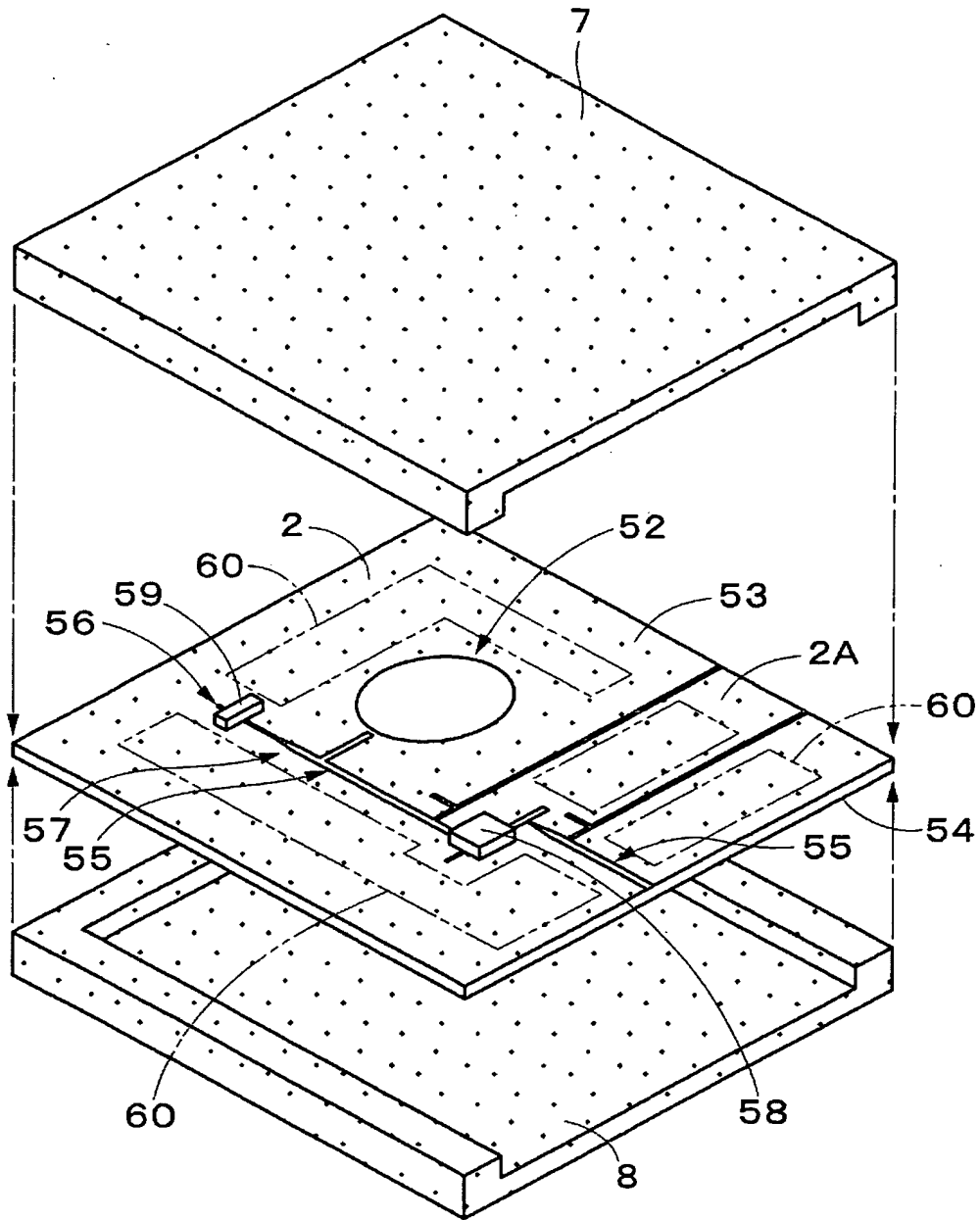
[図16]



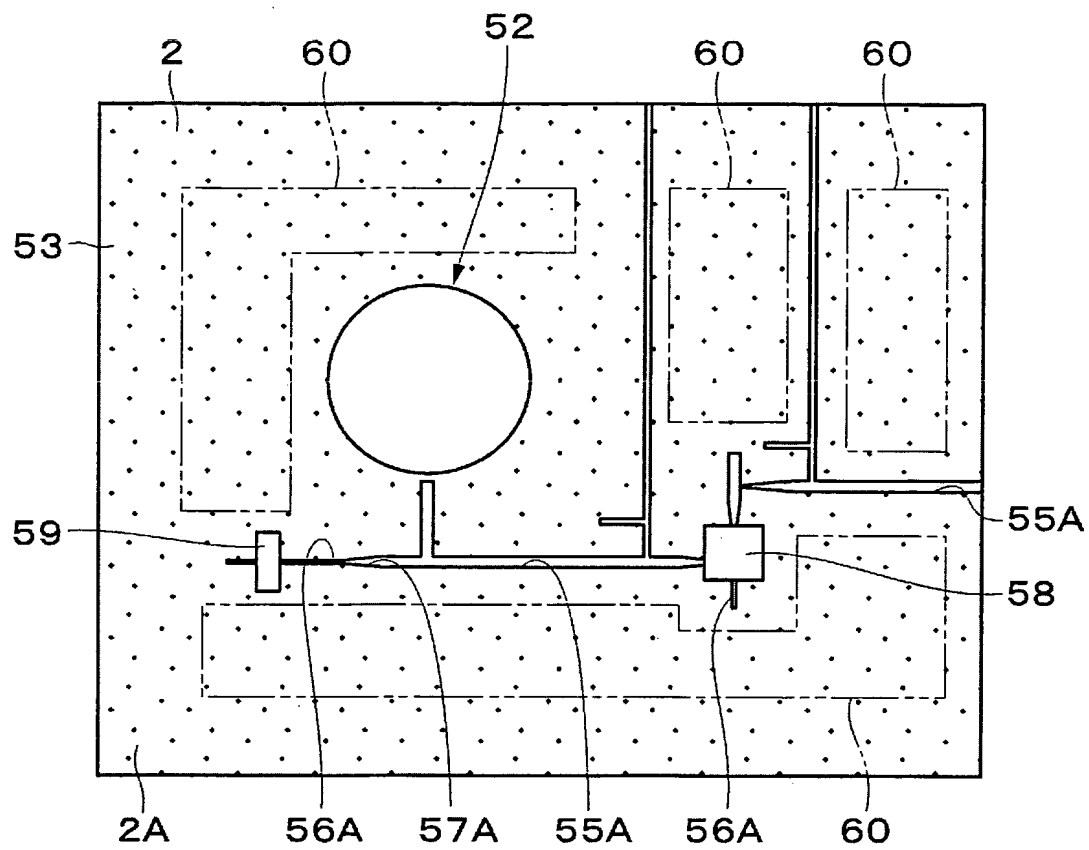
[図17]



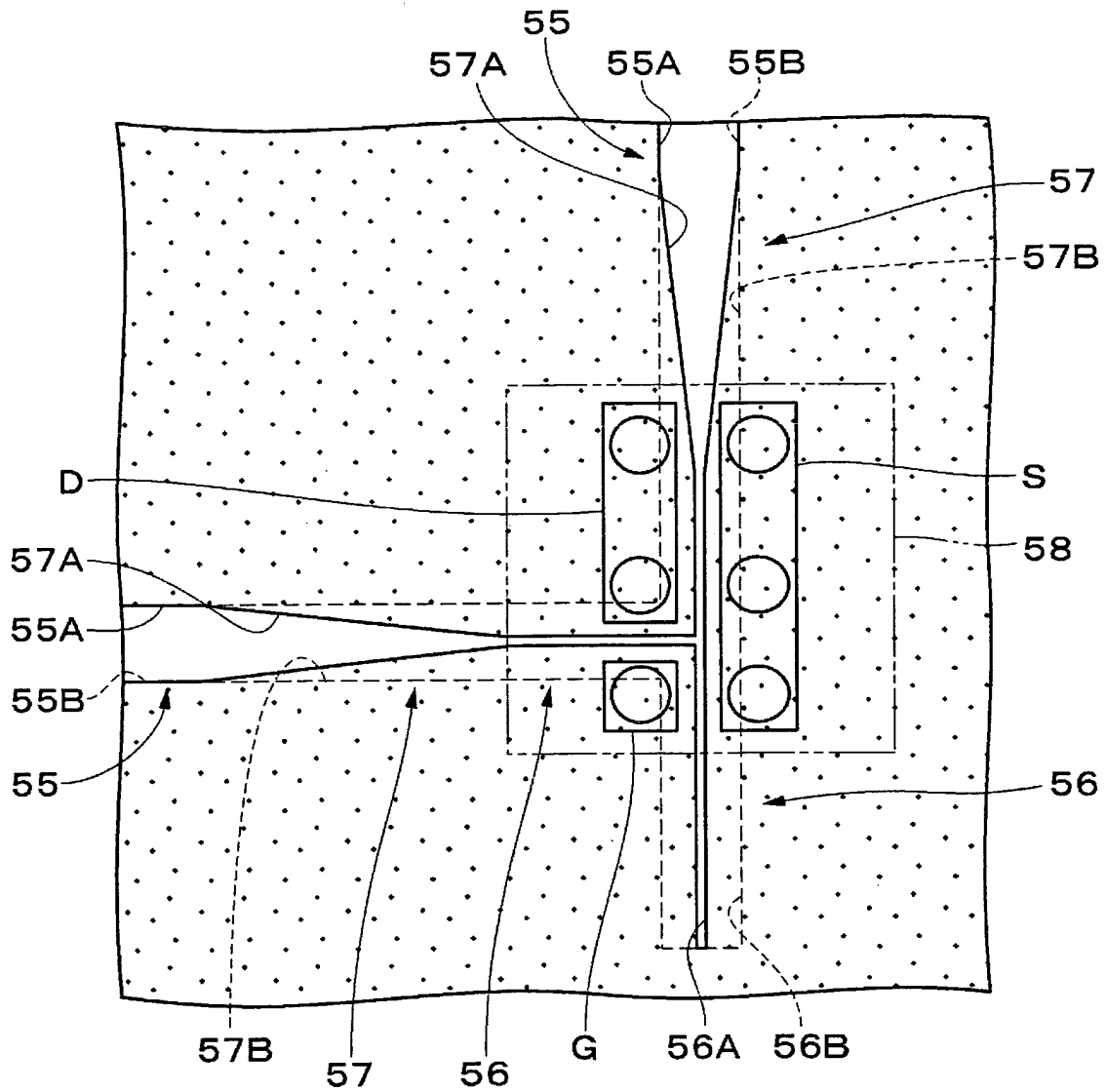
[図18]



[図19]



[図21]



[図22]

